

# IMPLEMENTACIÓN DE UN AMPLIFICADOR LOCK-IN DIGITAL EN EL DSP TMS320C50

Sánchez Bautista José Miguel  
Guerrero Castellanos José Fermi  
Sánchez Santana José Pedro

Facultad de Ciencias de la Electrónica. Benemérita Universidad Autónoma de Puebla  
Av. San Claudio y 18 Sur, Colonia San Manuel. Puebla, Pue. CP. 72590.  
msanchez@kim.ece.buap.mx, jfermi@ece.buap.mx, jpedro\_s@hotmail.com

## RESUMEN

Existen diversas técnicas de medición, una de las más efectivas es la “*Detección Sensible a Fase*” (PSD). Los amplificadores Lock-in utilizan esta técnica para detectar y medir señales muy pequeñas de corriente alterna.

En este documento se expone la implementación de un amplificador digital Lock-In, el cual tiene la ventaja de ser económico y de pequeñas dimensiones. Este amplificador fue implementado en un DSP, específicamente en la tarjeta de evaluación DSK C50 la cual consta del DSP TMS320C50. El motivo principal del uso de un DSP es la arquitectura especializada con la que consta, lo cual permite realizar operaciones complejas a alta velocidad, las cuales son necesarias para llevar a cabo la técnica PSD. La técnica PSD fue implementada mediante un algoritmo de programación permitiendo una gran adaptabilidad a cambios futuros. Los datos procesados son observados en una computadora personal PC.

## 1. INTRODUCCION

En el proceso de transmisión, las señales siempre se ven mezcladas con señales ajenas. En general cualquier proceso impuesto sobre alguna señal tiende a introducir perturbaciones indeseables, que llamamos ruido.

La medición de señales eléctricas de bajo nivel es una tarea difícil. Por ejemplo el ruido generado por la línea de alimentación (50/60 Hz), el ruido proveniente de preamplificadores de alta ganancia, ruido térmico de los sensores, o una combinación de las fuentes de ruido anteriores dificultan la habilidad de los típicos medidores para proporcionar una precisa y rápida lectura de las señales de bajos niveles. Ya sea ruido AC o variaciones de DC causan que la lectura sea inestable y aumente la incertidumbre en la precisión de la lectura.

Existen amplificadores comerciales Lock-in analógicos y digitales, los cuales son utilizados en laboratorios especializados, la desventaja de estos, es el costo elevado lo que en ciertas ocasiones hace difícil su adquisición[1].

Estos amplificadores requieren una señal de referencia que es proporcionada de manera externa, por un generador de funciones.

Los amplificadores Lock-in algunas veces han sido nombrados como “Voltímetros de frecuencia selectiva” y “Analizadores de espectros de único canal” esto es debido a que ellos miden la magnitud de la señal en una banda de frecuencia muy estrecha mientras rechazan todos los componentes de la señal que están fuera de esta banda.

A primera vista esto debería ser muy fácil todo lo que se requiere es un filtro pasabanda insertado entre la fuente de la señal y el voltímetro, pero esto difícilmente produce el resultado deseado, el rechazo del ruido, la velocidad y la amplificación de un buen amplificador lock-in sobrepasa lo que pueda hacer un filtro pasabanda, aun siendo este de varios ordenes[2].

Por lo tanto se propone la implementación de un amplificador digital Lock-In, el cual tiene la ventaja de ser económico y de pequeñas dimensiones además de incorporar su propio generador funciones.

## 2. DESCRIPCIÓN FUNCIONAL DEL SISTEMA PROPUESTO

Existen diversas técnicas de medición, una de las más efectivas es la “*Detección Sensible a Fase*” (PSD). Los amplificadores Lock-in utilizan esta técnica para detectar y medir señales muy pequeñas de corriente alterna.

La detección sensible a fase consiste en la multiplicación de la señal de entrada por una señal de referencia de una magnitud constante conocida. Algunos amplificadores Lock-in utilizan una señal de referencia cuadrada otros usan una señal de referencia senoidal. Una señal de referencia cuadrada contiene armónicos impares de la fundamental el cual causa que el ruido de esas frecuencias armónicas sean detectadas y esto es normalmente indeseable[3]. Por otro lado una perfecta señal de referencia senoidal resultara en una detección de solo la componente fundamental.

La ecuación que resulta de la multiplicación de dos señales senoidales es [4]:

$$\begin{aligned} \Phi &= V_1 \sin(\omega_1 t + \theta_1) \cdot V_2 \sin(\omega_2 t + \theta_2) \\ &= 0.5 V_1 V_2 (\cos((\omega_1 - \omega_2)t + (\theta_1 - \theta_2)) - \cos((\omega_1 + \omega_2)t + (\theta_1 + \theta_2))) \end{aligned}$$

Si hacemos  $\omega_1 = \omega_2$ , la ecuación anterior se reduce a

$$\begin{aligned} \Phi(t) &= 0.5 \cdot V_1 V_2 (\cos(0) - \cos(2\alpha t)) \\ &= 0.5 V_1 V_2 \cos(\theta_1 - \theta_2) - 0.5 V_1 V_2 \cos(2\alpha t + (\theta_1 + \theta_2)) \end{aligned}$$

Si la salida del PSD se hace pasar por un filtro pasabajas obtenemos en la salida una señal DC proporcional a la magnitud de la señal de entrada.

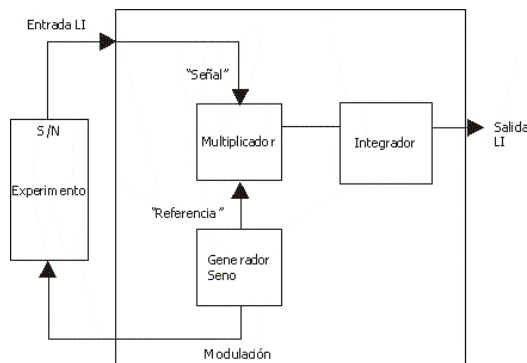


Figura 1.- Principales Componentes de un Amplificador Lock-in

De acuerdo con el análisis matemático descrito anteriormente nuestro sistema es implementado con los componente principales de un amplificador Lock-in como se muestra en la figura 1 donde  $V_1 = V_{\text{Señal}}$  y  $V_2 = V_{\text{Referencia}}$ .

El sistema propuesto es implementado en un Procesador Digital de Señales (DSP) el cual es un dispositivo especializado en el proceso de información a alta velocidad, por lo cual el proyecto es dividido en dos áreas, hardware y software.

## 2.1 Hardware

El amplificador Lock-In fue desarrollado en el DSP TMS320C50, el cual esta contenido en la tarjeta de evaluación DSK C50 y que tiene las siguientes características:

- Convertidor Analógico-Digital y Digital-Analógico (TLC32040) con resolución de 14 bits y rango de muestreo variable.
- Un puerto de comunicación serial RS-232 el cual se comunica con la PC.
- Conectores estándar RCA para entradas y salidas analógicas
- 32 K-byte PROM
- Conectores de expansión de los puertos de entrada salida
- Cristal de 40 MHz



Fotografía 1.- Tarjeta DSK C50

## 2.2 Software

El software fue implementado en lenguaje ensamblador para el DSP con la finalidad de tener mayor control sobre todos los registros del procesador.

El programa ejecutado en el DSP tiene la siguiente secuencia en base al planteamiento matemático de la técnica PSD:

Se genera la onda senoidal de frecuencia  $f_i$  y de amplitud 500mVpp. En la salida del convertidor D/A, esta señal es utilizada como señal de referencia así como para excitar el experimento. La señal a medir es acoplada al convertidor A/D, el cual se encarga de tomar las muestras necesarias, el DSP las almacena en la memoria para posteriormente hacer el análisis de detección. El DSP multiplica las dos señales senoidales y posteriormente la hace pasar por un filtro pasabajas el cual consiste en un algoritmo que realiza el promedio (filtro pasabajas en el dominio del tiempo). Finalmente el resultado es almacenado en memoria para ir registrando los valores obtenidos durante el tiempo de medición. Estos resultados son trasladados a un archivo el cual es utilizado para analizar estos con mayor detalle.

### 3. RESULTADOS

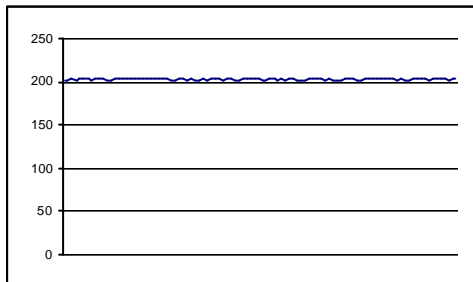
Primeramente se realizo una prueba para encontrar el parámetro que define la diferencia de fase, basados en la siguiente ecuación

$$V_o = \frac{1}{2} V_{sig} V_{ref} \cos(\theta_{sig} - \theta_{ref})$$

Si  $V_{sig}$   $V_{ref}$  son conocidas podemos encontrar el coseno de la diferencia de fases el cual es una característica de nuestro sistema. Este valor es calculado a partir de los resultados de la grafica 1.

$$\cos(\theta_{sig} - \theta_{ref}) = 202/250 = 0.808$$

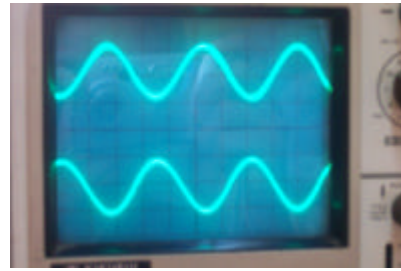
Este valor es utilizado siempre en los cálculos para encontrar el valor de salida del sistema



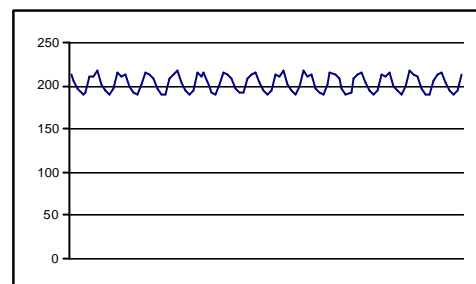
Gráfica 1.- Resultados para encontrar la diferencia de fases

Posteriormente se utilizo como experimento un atenuador de 1000 (-60dB) con un amplificador operacional y después para recuperar la señal se amplificó con un inversor de ganancia 1000 (60dB), en estas etapas la señal a medir contiene ruido debido a los amplificadores sin embargo la señal amplificada se observo con muy poco ruido en el osciloscopio como se muestra en la fotografía 2. Los resultados del amplificador lock-in se muestran en la grafica 2 y comparando con los resultados de la grafica 1 encontramos que el error fue de 0.0748992

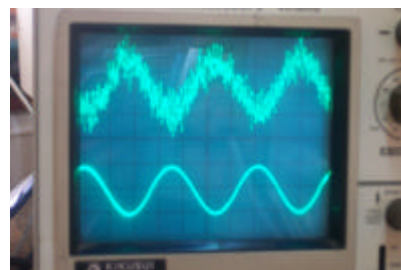
Finalmente para asegurar que la señal de ruido estuviera presente en el experimento, la señal atenuada fue sumada con una señal de ruido de blanco de 100mVpp; ya que el ruido blanco contiene todas las componentes de frecuencia[5] podemos garantizar que alguna componente del ruido estuviera en la frecuencia de la señal de referencia; después este señal se observo en el osciloscopio como se muestra en la fotografía 3. Los resultados de este nuevo experimento se muestran en la grafica 3 y comparando con los resultados de la grafica 2 encontramos que a pesar de que la señal a medir tiene una señal de ruido blanco, el error de las mediciones se mantuvo constante.



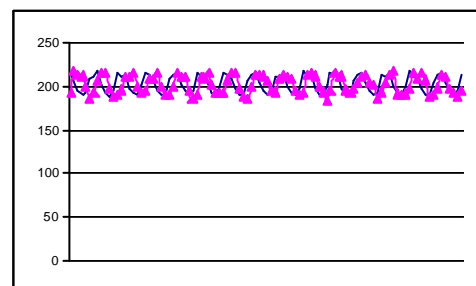
Fotografía 2.- Señal a de referencia y señal a medir vista en el osciloscopio.



Gráfica 2.- Resultados del amplificador Lock-in para la señal con etapa de atenuación y ganancia de 1000.



Fotografía 3.- Señal de referencia y señal a medir con etapa de atenuación y ganancia de 1000 y ruido blanco vista en el osciloscopio.



Gráfica 3.- Resultados del amplificador Lock-in para la señal con etapa de atenuación y ganancia de 1000 y ruido blanco

## 4. CONCLUSIONES

El desarrollo del proyecto nos permitió conocer la arquitectura y funcionamiento de un procesador digital de señales, y apreciar la facilidad para poder manipular información de señales en tiempo real.

La selección del DSK C50 fue basado en un análisis de costo-rendimiento el cual contaba con los requerimiento mínimos para desarrollar nuestro sistema. Cabe mencionar que nuestro sistema como todo prototipo tiene algunas limitaciones las cuales podrán ser contempladas en trabajos futuros. Una de las limitaciones es que se requiere de una PC para poder visualizar los resultados de las mediciones o para variar algunos parámetros. Finalmente podemos concluir que este es un prototipo de un amplificador digital lock-in el cual cumple con las características básicas de un amplificador lock-in.

Este proyecto esta orientado hacia la utilización de estos sistemas en laboratorios o empresas donde la precisión en la medición de señales juegue un factor determinante. Es claro, que la arquitectura de este sistema permite de manera muy fácil adaptarlo a necesidades particulares, lo que hace de estos sistemas pertenecer al conjunto de tecnologías flexibles para aplicaciones específicas.

## 5. AGRADECIMIENTOS

Agradecemos a la dirección de la FCE, al grupo de investigación *ComunikECE*, al profesor M.C. José Antonio Dávila Pintle y M.C. César Torres Huitzil por su colaboración para realizar este proyecto

## REFERENCIAS

- [1] The Benefits Of DSP Lock-in Amplifier. Application Note (A12) Rev: A, 1996 Optronics Laboratories, Inc.
- [2] NASA Tech Briefs, *Technical Support Package GSC-13179* pp. 1
- [3] NASA Tech Briefs, *Technical Support Package GSC-13273* pp. 4
- [4] Meade, M.L., "Lock-in Amplifiers: Principles and Applications", 1983 Peter Peregrinus LTD., Chapter 2
- [5] HowStuffWorks.com, "What is white noise?", <http://www.howstuffworks.com/question47.htm>