

Construcción de osciladores de anillo Utilizando la celda de *Maneatis* y retroalimentación positiva

Daniel Durini R., Juan López Hernández y Alejandro Díaz Sánchez
 Grupo de Diseño de Circuitos Integrados
 Instituto Nacional de Astrofísica Óptica y Electrónica
 Luis Enrique Erro #1, Sta. Ma. Tonantzintla, Puebla, MÉXICO
jlopezh@susu.inaoep.mx, adiaszsan@inaoep.mx

Sumario— Se propone el uso de retroalimentación positiva y compuertas flotantes en celdas de *Maneatis*, para el control de carga, en la construcción del bloque básico de osciladores de anillo para alcanzar una mejoría en el funcionamiento del circuito. Se presentan las características de salida del circuito y se en comparan con respuestas de ese mismo sistema obtenidas tras la implementación de compuertas flotantes, primero en el par diferencial principal y posteriormente en la carga de *Maneatis*.

Índice de Términos— Celda de *Maneatis*, compuertas flotantes, osciladores de anillo, retroalimentación positiva.

I. INTRODUCCIÓN

Osciladores controlados por voltaje son bloques de construcción de circuitos ampliamente utilizados, particularmente en PLL's, para su utilización en sistemas de comunicación inalámbrica. La posibilidad que presenta este tipo de topología para el entonado post-proceso, así como su operación en modo completamente diferencial, presentan ventajas a otros sistemas que son utilizados para este tipo de sistemas. Tomando en cuenta que la tecnología CMOS es la opción preferida para muchas aplicaciones, los osciladores CMOS con bajo ruido de fase y un *jitter* temporizado son altamente deseables. Según los resultados obtenidos por L. Dai y R. Harjani [1], los osciladores de anillo con cargas lineales proveen un desempeño mucho mejor en cuanto al ruido de fase que los osciladores con cargas no lineales. Su conclusión es que un swing amplio de voltaje de la señal y una linealidad mejorada de las celdas de retardo reducen el ruido de fase de los osciladores. En una de sus propuestas, la etapa de retardo fue implementada con un par completamente diferencial (*fully differential*) y cargas PMOS combinadas, denominadas *cargas de Maneatis* (Figura 1).

El presente trabajo, con el propósito de reducir aún más el ruido de fase, se emplea retroalimentación positiva parcial en el circuito, con el fin de reducir la región de transición, y disminuir la aportación de ruido térmico, así como incrementar la pendiente de dicha región y aumentar la frecuencia de oscilación. Para lograrlo, se consultaron las propuestas arrojadas por Wang y Harjani, de las cuales se

escogió la configuración denominada de tipo II (a), (Figura 2). En estos

circuitos la corriente de salida diferencial es aumentada por una retroalimentación positiva conectada a las cargas activas.

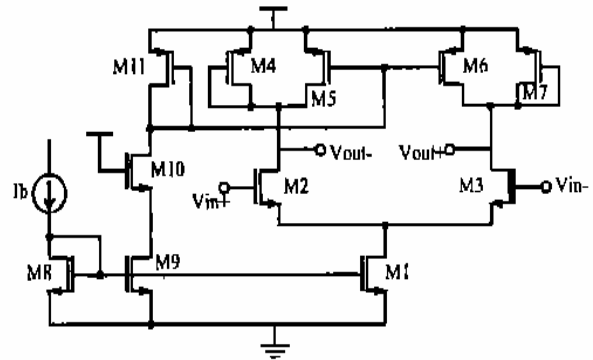


Figura 1.- Inversor diferencial con cargas de *Maneatis*.

En última instancia, se decidió probar la efectividad de la implementación del concepto de compuertas flotantes aplicado tanto al par diferencial, como a la carga activa, con propósito de obtener una mayor velocidad de respuesta del sistema. Lo anterior se intenta conseguir manteniendo el canal de los transistores parcialmente formado, de manera que se disminuya el valor del potencial requerido para encender el transistor en cuestión (V_T).

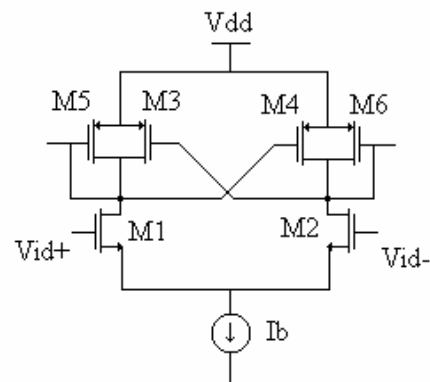


Figura 2.- **Retroalimentación positiva con aumento en carga activa de tipo II (a).**

II. DESARROLLO

En el caso de la implementación de la carga de *Maneatis*, los transistores M4 a M7 son diseñados con dimensiones idénticas y proveen una característica I-V más lineal que una carga de un solo dispositivo. La etapa de retardo es polarizada por dispositivos M8 a M11 y el tiempo de retardo es controlado por la corriente de polarización I_b . Tomando en cuenta el circuito presentado, se le introdujo una trayectoria de retroalimentación positiva en paralelo con las cargas lineales de la celda de Maneatis, como es presentado en la figura 1, teniendo como resultado el circuito que proponemos, presentado en la figura 3.

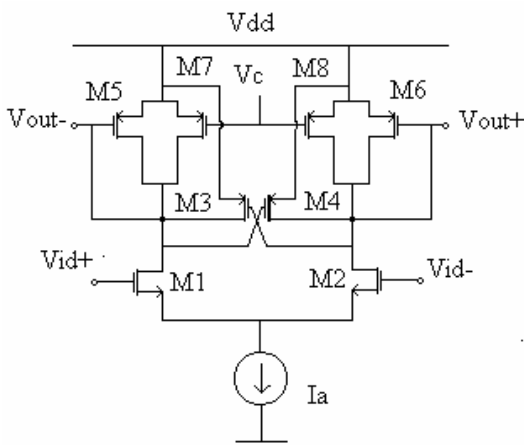


Figura 3.- **Celda de Maneatis con retroalimentación negativa de tipo II (a).**

La conformación del oscilador es de un anillo de tres etapas diferenciales con interconexión directa. Utilizando la estructura propuesta, la conexión esquemática se muestra en la figura 4.

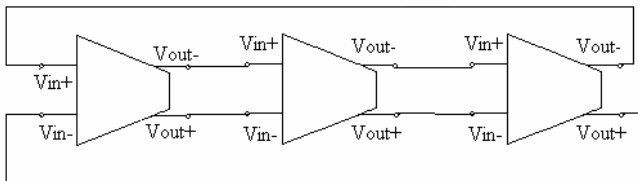


Figura 4.- **Oscilador completo de tres etapas.**

Paso seguido, se implementaron compuertas flotantes en los transistores M1 y M2. Se decidió implementar cuatro capacitores a cada compuerta, conectados entre sí cada dos,

en paralelo, con el fin de reducir el voltaje requerido a la entrada y reducir los requerimientos del riel. El segundo circuito propuesto se muestra en la figura 5.

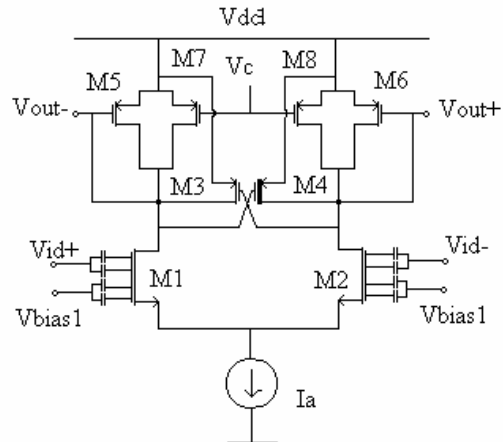


Figura 5.- **Celda de construcción con cargas de Maneatis, retroalimentación positiva de tipo II (a) y compuertas flotantes aplicadas al par diferencial.**

Por último, la segunda propuesta implicaba la implementación de compuertas flotantes en los transistores M7 y M8 que fungen como parte de la carga activa del circuito. El circuito propuesto se muestra en la figura 6.

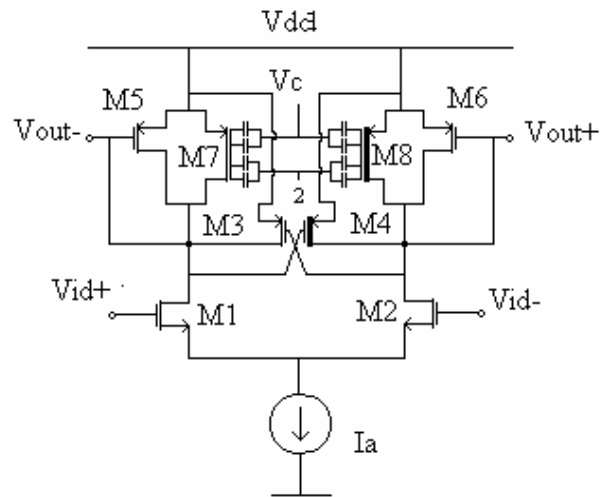


Figura 6.- **Celda de construcción con cargas de Maneatis, retroalimentación positiva de tipo II (a) y compuertas flotantes aplicadas a los transistores de carga.**

III. RESULTADOS

Los tres circuitos propuestos fueron simulados y los resultados se muestran a continuación.

El circuito de la figura 3 arrojó la respuesta de la figura 7.

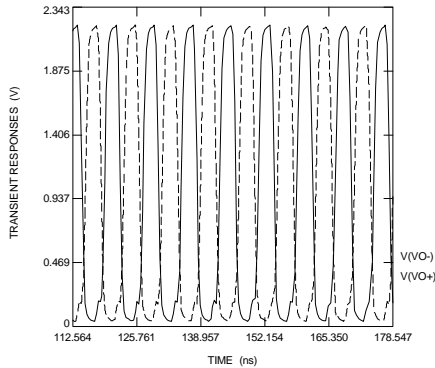


Figura 7.- Respuesta en tiempo del oscilador de anillo de tres etapas con celda básica mostrada en la figura 3.

La frecuencia alcanzada por el circuito fue de **125.257247 MHz**, con una amplitud de **2.175738 V**.

El circuito con compuertas flotantes implementadas en los transistores M1 y M2, mostrado en la figura 5, dio la respuesta mostrada en la figura 8.

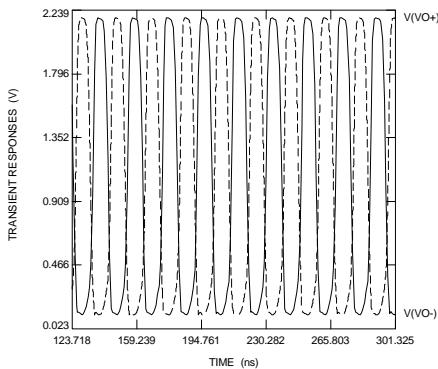


Figura 8.- Respuesta en tiempo del oscilador de anillo de tres etapas con celda básica mostrada en la figura 5.

La frecuencia alcanzada por el circuito fue de **52.121338 MHz**, con una amplitud de **2.0624 V**.

Finalmente, la respuesta del sistema obtenido al implementar compuertas flotantes en los transistores M7 y M8 de la carga activa del circuito se presenta en la figura 9. La frecuencia alcanzada por el circuito fue de **144.411904 MHz**, con una amplitud de **1.6888 V**.

IV. CONCLUSIONES

A través del presente, se propuso el uso de celdas de *Maneatis*, retroalimentación positiva y compuertas flotantes para el control de carga, en la construcción del bloque básico

de osciladores de anillo para alcanzar una mejoría en el funcionamiento del circuito. Se presentaron las características

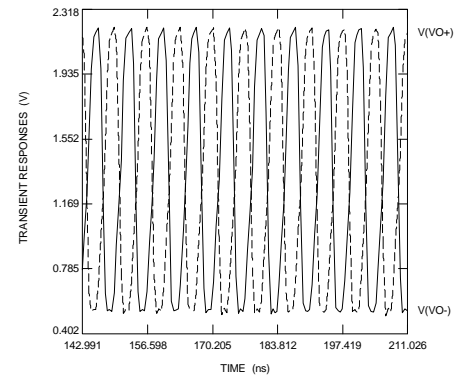


Figura 9.- Respuesta en tiempo del oscilador de anillo de tres etapas con celda básica mostrada en la figura 6.

de salida del circuito construido con celdas de *Maneatis* como carga activa y la retroalimentación positiva implementada, en comparación con respuestas de ese mismo sistema obtenidas tras la implementación de compuertas flotantes, primero en el par diferencial principal y posteriormente en la carga de *Maneatis*.

A través de simulaciones de los tres circuitos propuestos, se pudo observar que la implementación de compuertas flotantes en el par diferencial no contribuyó a un mejor desempeño del circuito en el ámbito de la frecuencia. En comparación con el circuito original propuesto, ésta disminuyó en un 58.38 %. El anterior resultado puede deberse al hecho que al disminuir el voltaje de umbral necesario para el encendido de los transistores M1 y M2 a través del uso de compuertas flotantes, estos transistores demandarán una tensión mucho mayor que la normal para apagarse, de manera que las ventajas alcanzadas en un ciclo representan una clara desventaja en el ciclo contrario de operación de los dispositivos.

Por otro lado, en el oscilador realizado con celdas básicas en las cuales se implementaron compuertas flotantes en los transistores M7 y M8 de la carga activa del circuito, se detectó un aumento en la frecuencia de un 15%. A altas frecuencias, este aumento se vuelve trascendental. En este caso, la disminución del voltaje de umbral de los transistores mencionados favorece en gran medida su conmutación, consecuencia de lo cual es el evidente aumento en la frecuencia del circuito.

REFERENCIAS

- [1] Dai, L. et Harjani, R. "Comparison and Analysis of Phase Noise in Ring Oscillators". *IEEE*. 2000.
- [2] Wang, R. et Harjani, R. "Partial Positive Feedback for Gain Enhancement of Low-Power CMOS OTAs". *IEEE*. 2000.
- [3] Maneatis, John G. "Low-Jitter Process-Independent DLL and PLL Based on Self Biased Techniques", *IEEE Journal of Solid State Circuits*, Vol. 31, No. 11, November 1996, pp. 1723-1732.

- [4] Ramírez A., J., Choi, S.C., Gonzalez A., G. "Low-Voltage Circuits Buildings Blocks Using Multiple-Input Floating-Gate Transistors", *IEEE Transactions on Circuits and Systems 1 : Fundamental, Theory and Applications*, Vol. 42, No. 11, November 1995, pp. 971-974.